

PCT

WELTOORGANISATION FÜR GEISTIGES EIGENTUM

Internationales Büro

INTERNATIONALE ANMELDUNG VERÖFFENTLICH NACH DEM VERTRAG ÜBER DIE  
INTERNATIONALE ZUSAMMENARBEIT AUF DEM GEBIET DES PATENTWESENS (PCT)



(51) Internationale Patentklassifikation 5 :  H01L 21/76	A1	(11) Internationale Veröffentlichungsnummer: WO 93/20584  (43) Internationales Veröffentlichungsdatum: 14. Oktober 1993 (14.10.93)
(21) Internationales Aktenzeichen: PCT/EP93/00734		(74) Anwalt: SCHOPPE, Fritz; Seitnerstraße 42, D-82049 Pullach bei München (DE).
(22) Internationales Anmeldedatum: 25. März 1993 (25.03.93)		(81) Bestimmungsstaaten: JP, US.  Veröffentlicht <i>Mit internationalem Recherchenbericht.</i>
(30) Prioritätsdaten: P 42 10 859.4 1. April 1992 (01.04.92) DE		
(71) Anmelder ( <i>für alle Bestimmungstaaten ausser US</i> ): FRAUNHOFER-GESELLSCHAFT ZUR FÖRDERUNG DER ANGEWANDTEN FORSCHUNG E.V. [DE/DE]; Leonrodstraße 54, D-8000 München 19 (DE).		
(72) Erfinder; und (75) Erfinder/Anmelder ( <i>nur für US</i> ): GASSEL, Helmut [DE/DE]; Max-Reger-Straße 28, D-4100 Duisburg (DE). VOGT, Holger [DE/DE]; Rotdornbogen 28, D-4330 Mülheim (DE).		

(54) Title: PROCESS FOR PRODUCING A MONOCRYSTALLINE SILICON LAYER ON AN EMBEDDED DIELECTRIC

(54) Bezeichnung: VERFAHREN ZUM HERSTELLEN EINER MONOKRISTALLINEN SILIZIUMSCHICHT AUF EINEM VERGRABENEN DIELEKTRIKUM

(57) Abstract

A process is disclosed for producing a monocrystalline silicon layer separated by an embedded insulating layer from an underlying silicon substrate. Besides the process steps carried out in a SIMOX process which lead to a SIMOX wafer structure with an embedded SIMOX oxide layer and an overlying silicon layer, the following steps are provided: generating a dielectric layer on the SIMOX silicon wafer and/or a silicon substrate wafer, wafer bonding these wafers so they are bonded to each other by their front sides; applying an etching protection layer on the silicon substrate wafer and etching the back of the SIMOX silicon wafer down to the embedded SIMOX oxide layer.

(57) Zusammenfassung

Es wird ein Verfahren zum Herstellen einer monokristallinen Siliziumschicht angegeben, die durch eine vergrabene Isolatorschicht von einem darunterliegenden Siliziumsubstrat getrennt ist. Zusätzlich zu den bei einem SIMOX-Verfahren eingesetzten Verfahrensschritten, die zu einer SIMOX-Waferstruktur mit einer vergrabenen SIMOX-Oxidschicht und einer darüberliegenden Siliziumschicht führen, sind erfahrungsgemäß folgende Schritte vorgesehen: Erzeugen einer Dielektrikumschicht auf dem SIMOX-Siliziumwafer und/oder einem Silizium-Trägerwafer, Waferbonden dieser Wafer derart, daß sie an ihren Vorderseiten miteinander verbunden werden, Aufbringen einer Ätzschutzschicht auf den Siliziumträgerwafer und rückseitiges Ätzen des SIMOX-Siliziumwafers bis zu der vergrabenen SIMOX-Oxidschicht.

**LEDIGLICH ZUR INFORMATION**

Code, die zur Identifizierung von PCT-Vertragsstaaten auf den Kopfbögen der Schriften, die internationale Anmeldungen gemäss dem PCT veröffentlichen.

AT	Österreich	FR	Frankreich	MR	Mauritanien
AU	Australien	GA	Gabon	MW	Malawi
BB	Barbados	GB	Vereinigtes Königreich	NL	Niederlande
BE	Belgien	GN	Guinea	NO	Norwegen
BF	Burkina Faso	GR	Griechenland	NZ	Neuseeland
BG	Bulgarien	HU	Ungarn	PL	Polen
BJ	Benin	IE	Irland	PT	Portugal
BR	Brasilien	IT	Italien	RO	Rumänien
CA	Kanada	JP	Japan	RU	Russische Föderation
CF	Zentrale Afrikanische Republik	KP	Demokratische Volksrepublik Korea	SD	Sudan
CG	Kongo	KR	Republik Korea	SE	Schweden
CH	Schweiz	KZ	Kasachstan	SK	Slowakischen Republik
CI	Côte d'Ivoire	LJ	Liechtenstein	SN	Senegal
CM	Kamerun	LK	Sri Lanka	SU	Soviet Union
CS	Tschechoslowakei	LU	Luxemburg	TD	Tschad
CZ	Tschechischen Republik	MC	Monaco	TG	Togo
DE	Deutschland	MG	Madagaskar	UA	Ukraine
DK	Dänemark	ML	Mali	US	Vereinigte Staaten von Amerika
ES	Spanien	MN	Mongolei	VN	Vietnam
FI	Finland				

Verfahren zum Herstellen einer monokristallinen  
Siliziumschicht auf einem vergrabenem Dielektrikum

Beschreibung

Die vorliegende Erfindung betrifft ein Verfahren zum Herstellen einer monokristallinen Siliziumschicht, die durch eine vergrabene Isolatorschicht von einem darunterliegenden Siliziumsubstrat getrennt ist.

Für viele Anwendungsfälle bei der Fertigung elektronischer Elemente und insbesondere bei der Herstellung integrierter Schaltungen ist es erforderlich oder vorteilhaft, diese Elemente oder Schaltungen in monokristallinen Siliziumschichten auszubilden, die durch einen vergrabenen Isolator von dem darunterliegenden Siliziumträgermaterial getrennt sind. Voraussetzung für die Fertigung derartiger Elemente oder Schaltungen ist die Herstellung von Substratmaterialien, die eine monokristalline Siliziumschicht und eine vergrabene Isolatorschicht umfassen, wobei die vergrabenen Isolatorschicht die Siliziumschicht von einem unter der Isolatorschicht liegenden Siliziumsubstrat trennt.

Es sind bereits mehrere Ansätze für derartige Verfahren aus der Literatur bekannt, die unter dem Begriff "SOI-Technologien" (Silicon-On-Insulator) zusammengefaßt werden.

Eines dieser Verfahren ist das ZMR-Verfahren (Zone Melt Recrystallization), das in folgender Literaturstelle beschrieben ist: A. Nakagawa. Impact of dielectric isolation technology on power ICs. ISPSD, Seiten 16 bis 21, 1991.

Ein weiteres derartiges Verfahren ist das sogenannte SIMOX-Verfahren, das aus vielen Literaturstellen und Patentveröffentlichungen bekannt ist. Nur beispielsweise wird verwiesen auf M. A. Guerra. The status of SIMOX technology. D. N.

- 2 -

Schmidt, Herausgeber, Silicon-on-Insulator Technology and Devices, Band 90-6, Seiten 21 bis 47. The Electrochemical Society, Inc., 1990.

Als drittes Verfahren, welches man zu den SOI-Technologien rechnet, sei das Wafer-Bonding-Verfahren genannt. Dieses ist unter anderem aus folgender Literaturstelle bekannt: W. P. Maszara. Silicon-on-Insulator by Wafer Bonding: A review. J. Electrochem. Soc., 138:341 bis 347, 1991.

Allgemein ist es aus der Literatur bekannt, daß lediglich die beiden letztgenannten Verfahren die Herstellung produktionstauglicher SOI-Substrate erlauben. Bei dem unter der Bezeichnung SIMOX bekannten Verfahren wird in einem ersten Schritt eine hohe Dosis Sauerstoffionen in das Siliziumsubstrat implantiert. Der implantierte Sauerstoff reagiert mit dem Substrat zu einer vergrabenen Siliziumdioxidschicht. In einem nachfolgenden Hochtemperaturschritt werden die nach der Implantation verbliebenen Kristallschädigungen ausgeheilt. Durch chemische Segregation bilden sich scharfe Grenzflächen zwischen dem vergrabenen Isolator und dem ihn umgebenden Silizium.

Der wichtigste Vorteil dieses Verfahrens besteht darin, daß die Dicke des Siliziumfilmes extrem gleichmäßig ist und durch die Wahl der Ionenenergie oder durch nachfolgendes epitaktisches Aufwachsen von Silizium zwischen etwa 50 nm und wenigen 10  $\mu\text{m}$  sehr genau eingestellt werden kann. Die Hauptnachteile dieses Verfahrens liegen jedoch in der Notwendigkeit sehr hoher Implantationsdosen sowie in den damit verbundenen hohen Kosten sowie in der praktischen und physikalischen Beschränkung der maximalen Oxiddicke auf etwa 0,5  $\mu\text{m}$ .

Bei dem Wafer-Bonding-Verfahren kann die Oberfläche eines Wafers zunächst thermisch oxidiert werden oder es kann eine dielektrische Schicht auf dem Wafer abgeschieden werden. Ein zweiter Wafer wird in gleicher Weise behandelt oder aber un-

- 3 -

behandelt belassen. Die Oberflächen der beiden Wafer werden nach einer Hydrophilisierung in Kontakt miteinander gebracht, woraufhin die durch Wasserstoffbrücken leicht aneinander haftenden Wafer in einem nachfolgenden Temperungsschritt unlöslich miteinander verbunden werden. Anschließend wird einer der beiden Wafer von seiner ursprünglichen Dicke, die überlicherweise einige 100 µm beträgt, auf das gewünschte Maß gedünnt. Dies geschieht entweder durch Schleifen oder durch Polieren oder durch chemisches Ätzen sowie auch durch Kombinationen dieser Dünnaverfahren.

Im Falle des Schleifens wird der Prozeß durch aufwendige Meßverfahren kontrolliert.

Bei chemischen Ätzverfahren zum Dünnen eines der beiden Wafer bei dem Wafer-Bonding-Verfahren werden einerseits ausschließlich zeitbestimmte Prozesse und andererseits Ätzstoppverfahren verwendet. In dem letztgenannten Fall wird bereits vor dem Bonden in einen der beiden Wafer ein Ätzstopp eingebracht, der die chemische Reaktion bei dem rückseitigen Dünnungsätzen hemmt. In diesem Fall wird die Schichtdicke der isolierten Siliziumschicht durch die Tiefe bestimmt, in der die Ätzstoppschicht in den dünnzuätzenden Wafer eingebracht ist.

Im Zusammenhang mit derartigen Wafer-Bonding-Verfahren sind folgende Verfahren zur Herstellung der beschriebenen, vergrabenen Ätzstoppschichten bekannt.

Aus der Literaturstelle V. Lehmann, K. Mitani, D. Feijóo und U. Gösele. Implanted carbon: An effective etch-stop in silicon. J. Electrochem. Soc., 138:L3 bis L4, 1991 ist die Hochdosisimplantation von Bor und Kohlenstoff zu entnehmen.

Die Hochdosisimplantation von Germanium sowie epitaktisch aufgewachsenen Germaniumschichten sowie im Falle elektrochemischer Ätzverfahren die Verwendung gesperrter pn-Übergänge als Ätzstopp sind aus folgender Literaturstelle zu entneh-

- 4 -

men: D. J. Godbey, M. E. Twigg, H. L. Hughes, L. J. Palcuti, P. Leonow und J. J. Wang. Fabrication of bond and etch-back silicon on insulator using a strained  $Si_{0.7}Ge_{0.3}$  layer as an etch-stop. J. Electrochem. Soc., 137:3219-3223, 1990.

Diesen bekannten Wafer-Bonding-Verfahren, die sich vergraben Ätzstoppschichten bedienen, ist jedoch die geringe Selektivität zwischen dem zu ätzenden Silizium und den Ätzstoppschichten gemeinsam, woraus ein nur geringer Gleichmäßigsgrad der erzeugten Siliziumfilmdicke resultiert. In der praktischen Anwendung der soeben beschriebenen Wafer-Bonding-Verfahren trat neben dem Problem der schlechten Gleichmäßigkeit der Siliziumfilmdicke auch das Problem auf, daß sich geringere Schichtdicken als ca. 1  $\mu m$  unter Produktionsbedingungen nicht fertigen ließen.

Aus der Literaturstelle C. Harendt et al., Silicon-On-Insulator Films obtained by etch-back of bonded wafers, J. Electrochem. Soc., Band 136, Nummer 11, November 1989, Seiten 3547 bis 3548 ist ein weiteres Wafer-Bonding-Verfahren bekannt, bei dem zur Herstellung eines doppelten Ätzstopf zunächst eine Borimplantation vorgenommen wird, woraufhin eine niedrigdotierte epitaxiale Schicht von gewünschter Dicke auf der vergrabenen Schicht aufgewachsen wird. Nach dem Erzeugen dünner Oxidschichten auf beiden Wafern wird ein Wafer-Bonding durchgeführt. Auch hier treten die soeben beschriebenen Schwierigkeiten auf, die sich aus der geringen Selektivität der durch Bor gebildeten Ätzstoppschicht ergeben.

Aus der Fachveröffentlichung A. Söderbärg, Investigation of buried etch-stop layer in silicon made by nitrogen implantation, J. Electrochem. Soc., Band 139, Nummer 2, Seiten 561 bis 566 ist ein Verfahren bekannt, bei dem ein Wafer nach Stickstoffimplantation durch anodisches Bonden auf einen Glasträger aufgebracht wird und rückseitig bis zu der so durch die implantierte Stickstoffschicht gebildeten Ätzstoppschicht freigeätzt wird. Durch die Stickstoffimplantation kommt es zu einer schlechten Kristallqualität der Sili-

- 5 -

ziumschicht. Eine Temperung bei hoher Temperatur zum Ausheilen der Siliziumschicht kommt bei dieser Technik nicht in Betracht, da in diesem Fall die Ätzstoppwirkung der implantierten Stickstoffs verloren ginge. Aufgrund der schlechten Ätzstoppwirkung der vergrabenen Stickstoffsschicht und der sich ergebenden schlechten Kristallqualität hat dieses Verfahren keinen Eingang in die Praxis gefunden.

Angesichts des oben erläuterten Standes der Technik wählte der Fachmann in der Vergangenheit zur Herstellung einer monokristallinen Siliziumschicht auf einem vergrabenen Dielektrikum daher entweder das SIMOX-Verfahren, wenn eine gleichmäßige, genau einstellbare Siliziumfilmdicke für den gewünschten Anwendungsfall erforderlich ist und die mit diesem Verfahren verbundenen hohen Kosten aufgrund der erforderlichen hohen Implantationsdosen sowie die Beschränkung auf maximale Oxidschichtdicken von 0,5 µm hingenommen werden konnten.

Wenn eine geringe Homogenität der Siliziumschichtdicke des Siliziumfilmes hingenommen werden konnte und ein geringer Investitionsaufwand oder eine hohe Kristallqualität der Siliziumdeckschicht im Vordergrund stand, wurde stattdessen das Wafer-Bonding-Verfahren eingesetzt.

Ausgehend von diesem Stand der Technik liegt der Erfindung daher die Aufgabe zugrunde, ein Verfahren zum Herstellen monokristalliner Siliziumschichten anzugeben, das zu einer hohen Gleichmäßigkeit der Dicke des erzeugten Siliziumfilmes führt, mit dem eine hohe Kristallqualität der Siliziumschicht erreicht wird und mit dem vergrabene Isolatorschichten erzeugbar sind, deren Dicke nicht auf die mit SIMOX-Verfahren erzielbare Oxiddicke beschränkt ist.

Diese Aufgabe wird durch ein Verfahren gemäß Patentanspruch 1 gelöst.

- 6 -

Bevorzugte Weiterbildungen des erfindungsgemäßen Verfahrens sind in den Unteransprüchen angegeben.

Nachfolgend wird ein bevorzugtes Ausführungsbeispiel des erfindungsgemäßen Verfahrens näher erläutert. Ausgangspunkt des erfindungsgemäßen Verfahrens sind zwei Siliziumwafer. Aus einem der beiden Siliziumwafer wird zunächst unter Anwendung des SIMOX-Verfahrens ein SIMOX-Siliziumwafer erzeugt. Hierbei wird zunächst durch Hochdosis-Sauerstoff-Implantation eine vergrabene SIMOX-Oxidschicht gebildet, durch die eine Siliziumschicht gegenüber dem Siliziumsubstrat des SIMOX-Wafers getrennt wird.

Soweit dies gewünscht ist, kann anschließend die Dicke der Siliziumschicht durch an sich bekannte Verfahren reduziert oder vergrößert werden. Beispielsweise kommt es in Betracht, die Siliziumschicht durch epitaktisches Aufwachsen zu verstärken. Nach Ausbildung der SIMOX-Oxidschicht wird die Siliziumschicht des SIMOX-Siliziumwafers durch Temperung ausgeheilt. Vorzugsweise erfolgt dies bei Temperaturen zwischen 700° C und 1412° C bei einer Dauer zwischen dreißig Minuten und 15 Stunden.

Zur Erzeugung der späteren Isolatorschicht werden nunmehr entweder der SIMOX-Siliziumwafer, oder der andere Wafer, der nachfolgend als Trägerwafer bezeichnet werden soll, oder beide Wafer thermisch oxidiert und/oder mit einer Abscheidung eines Dielektrikums versehen.

In dem Fall, in dem die Dielektrikumschicht auf dem Trägerwafer abgeschieden wird, wird es als bevorzugt angesehen, diese auf der gesamten Oberfläche des Trägerwafers zu erzeugen. Dann kann sie, wie noch näher erläutert werden wird, zum Schutz des Trägerwafers gegen Ätzmittel verwendet werden.

Nunmehr werden die Vorderseiten des SIMOX-Siliziumwafers und des Trägerwafers miteinander in Kontakt gebracht, woraufhin

- 7 -

sie in einem Temperschritt unlöslich miteinander verbunden werden. Typische Temperaturen, die bei diesem Temperschritt eingesetzt werden, liegen im Bereich von 800° C bis 1300° C.

Soweit der Trägerwafer nicht bereits durch das erwähnte allseitige Abscheiden eines Dielektrikums geschützt ist, wird nunmehr auf diesen eine Schutzschicht gegen beispielsweise alkalische Ätzmittel aufgetragen.

Die so zu einer einzigen Scheibe von im wesentlichen doppelter Dicke miteinander verbundenen Wafer werden nunmehr in einer alkalischen Lösung geätzt, bis die chemische Reaktion an der vergraben SIMOX-Oxidschicht gebremst wird.

Die nunmehr freiliegende SIMOX-Oxidschicht wird vorzugsweise mittels Flußsäure entfernt, wodurch die im wesentlichen monokristalline Siliziumschicht freigelegt wird.

Die nunmehr freiliegende Oberfläche ist die vorherige Grenzfläche zwischen der Siliziumschicht und der nunmehr durch Ätzen entfernten SIMOX-Oxidschicht. Zur weiteren Verbesserung der Qualität dieser Oberfläche kann der gebondete Wafer thermisch oxidiert und das entstehende Opferoxid anschließend naßchemisch abgeätzt werden.

Alternativ kann man den Wafer auch chemisch und/oder mechanisch polieren.

Eine weitere Möglichkeit, die sowohl zur Verbesserung der Oberfläche als auch zur Reduktion der Kristallfehlerdichte der Siliziumschicht führt, besteht darin, die erforderliche Sauerstoffdosis bei der SIMOX-Sauerstoffimplantation in sequentiellen Teileimplantationen von Teildosen und Temperungen einzubringen.

Bei dem erfindungsgemäßen Verfahren können Implantationsdosen von  $1 \cdot 10^{17} \text{ cm}^{-2}$  bis  $3 \cdot 10^{18} \text{ cm}^{-2}$  angewendet werden. Es ist gemäß der Erfindung beispielsweise möglich, eine Implan-

- 8 -

tationsdosis von  $4 \cdot 10^{17} \text{ cm}^{-2}$  einzusetzen, um den Ätzstopp zu erzeugen. Bei dieser Implantationsdosis, die weit unter den Implantationsdosen liegen, die typischerweise bei der SIMOX-Technologie zur Erzeugung vergrabener, isolierender Schichten eingesetzt werden, wird eine erhebliche Kostenreduktion bei gleichzeitiger Verbesserung der Qualität der Siliziumschicht erreicht.

Im Rahmen des SIMOX-Teilverfahrens wird die Temperung vorzugsweise bei  $700^\circ \text{ C}$  bis  $1412^\circ \text{ C}$  mit einer Dauer von dreißig Minuten bis 15 Stunden durchgeführt. Gegenüber den bei typischen SIMOX-Temperungen verwendeten Temperaturen von oberhalb  $1300^\circ \text{ C}$  bei Temperungszeiten von sechs Stunden ist daher eine weitere Kostenreduktion möglich.

Für das rückseitige Ätzen des SIMOX-Siliziumwafers kann jedes Ätzmedium mit einer ausreichenden Selektivität der Ätzrate zwischen Silizium und Siliziumdioxid verwendet werden. Bevorzugt ist eine 20-prozentige KOH-Lösung bei  $80^\circ \text{ C}$ . In diesem Fall ist eine Dotierung von  $1,8 \cdot 10^{18} \text{ cm}^{-2}$  erforderlich.

Mit dem erfindungsgemäßen Verfahren ist es bei Kosteneinsparungen gegenüber dem SIMOX-Verfahren möglich, hochqualitative Siliziumschichten mit einer sehr homogenen Schichtdicke und einer im wesentlichen monokristallinen Struktur zu erzeugen, ohne hinsichtlich der Dicke der vergrabenen Isolatorschicht Beschränkungen unterworfen zu sein. Bei dem erfindungsgemäßen Verfahren werden daher die Vorteile des SIMOX-Verfahrens und des Wafer-Bonding-Verfahrens kombiniert, ohne die Nachteile und Beschränkungen dieser Verfahren Inkauf nehmen zu müssen.

- 9 -

Patentansprüche

1. Verfahren zum Herstellen einer im wesentlichen monokristallinen Siliziumschicht, die durch eine vergrabene Isolatorschicht von einem darunterliegenden Siliziumsubstrat getrennt ist, mit folgenden Verfahrensschritten:

- Erzeugen eines SIMOX-Siliziumwafers, wobei
  - durch Sauerstoffimplantation in diesen SIMOX-Siliziumwafer eine vergrabene SIMOX-Oxidschicht gebildet wird, die eine Siliziumschicht gegenüber dem Siliziumsubstrat des SIMOX-Wafers trennt, und
  - die Siliziumschicht des SIMOX-Siliziumwafers durch Temperung ausgeheilt wird,

dadurch gekennzeichnet, daß das Verfahren zum Herstellen der im wesentlichen monokristallinen Siliziumschicht ferner folgende Verfahrensschritte aufweist:

- Erzeugen einer Dielektrikumschicht auf der Vorderseite des SIMOX-Siliziumwafers und/oder auf der Vorderseite eines Silizium-Trägerwafers,
- Waferbonden des SIMOX-Siliziumwafers und des Silizium-Trägerwafers, wobei
  - die Wafer mit ihren Vorderseiten in Kontakt miteinander gebracht werden, und
  - die Wafer durch einen Temperungsschritt unlösbar miteinander verbunden werden, und

- 10 -

- rückseitiges Ätzen des SIMOX-Siliziumwafers mit einem Ätzmedium ausreichender Selektivität zwischen Silizium und Siliziumdioxid, der durch das Waferbonding mit dem Silizium-Trägerwafer verbunden ist, bis zu der vergrabenen SIMOX-Oxidschicht.
2. Verfahren nach Anspruch 1, gekennzeichnet durch den Verfahrensschritt des Aufbringens einer Ätzschutzschicht auf den Siliziumträgerwafer vor dem Verfahrensschritt des rückseitigen Ätzens des SIMOX-Siliziumwafers.
3. Verfahren nach Anspruch 1 oder 2, dadurch gekennzeichnet,  
daß die SIMOX-Oxidschicht durch Naßätzen entfernt wird.
4. Verfahren nach Anspruch 3, dadurch gekennzeichnet,  
daß die SIMOX-Oxidschicht durch Ätzen mittels Flußsäure entfernt wird.
5. Verfahren nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet,  
daß die Dielektrikumschicht durch thermische Oxidation der Vorderseite des SIMOX-Siliziumwafers und/oder der Vorderseite des Silizium-Trägerwafers gebildet wird.
6. Verfahren nach einem der Ansprüche 1 bis 4, dadurch gekennzeichnet,  
daß die Dielektrikumschicht durch ein CVD-Verfahren auf der Vorderseite des SIMOX-Siliziumwafers und/oder auf der Vorderseite des Silizium-Trägerwafers abgeschieden wird.

- 11 -

7. Verfahren nach Anspruch 6, dadurch gekennzeichnet,

daß die Dielektrikumschicht auf der gesamten Oberfläche des Trägerwafers abgeschieden wird und somit auch die Ätzsenschutzschicht bildet.

8. Verfahren nach einem der Ansprüche 1 bis 7, gekennzeichnet durch

den Verfahrensschritt der Veränderung der Dicke der Siliziumschicht nach dem Verfahrensschritt der Herstellung der vergraben SIMOX-Oxidschicht.

9. Verfahren nach einem der Ansprüche 1 bis 8, gekennzeichnet durch

den Verfahrensschritt des thermischen Oxidierens der Siliziumschicht und den Verfahrensschritt des anschließenden naßchemischen Ätzens des thermischen Oxs zum Zwecke der Reduktion der Dicke der Siliziumschicht.

10. Verfahren nach einem der Ansprüche 1 bis 8, gekennzeichnet durch

den Verfahrensschritt des Ätzens der monokristallinen Siliziumschicht zum Zwecke der Reduktion der Schichtdicke.

11. Verfahren nach einem der Ansprüche 1 bis 8, gekennzeichnet durch

den Verfahrensschritt des epitaktischen Aufwachsens von Silizium auf die Siliziumschicht zum Zwecke der Erhöhung ihrer Schichtdicke.

- 12 -

12. Verfahren nach einem der Ansprüche 1 bis 11, dadurch gekennzeichnet,

daß das Implantieren der SIMOX-Oxidschicht mit Implantationsdosen zwischen  $1 \cdot 10^{17} \text{ cm}^{-2}$  bis  $3 \cdot 10^{18} \text{ cm}^{-2}$  durchgeführt wird.

13. Verfahren nach Anspruch 12, dadurch gekennzeichnet,

daß die Implantationsdosis im wesentlichen  $1,8 \cdot 10^{18} \text{ cm}^{-2}$  beträgt.

14. Verfahren nach einem der Ansprüche 1 bis 13, dadurch gekennzeichnet

daß der Temperungsschritt zum Zwecke der Ausheilung der Siliziumschicht des SIMOX-Siliziumwafers bei Temperaturen zwischen  $700^\circ \text{ C}$  und  $1412^\circ \text{ C}$  und bei einer Dauer zwischen dreißig Minuten und 15 Stunden durchgeführt wird.

15. Verfahren nach einem der Ansprüche 1 bis 14, dadurch gekennzeichnet,

daß die Sauerstoffimplantation zur Erzeugung der vergrubenen SIMOX-Oxidschicht durch sequentielle Implantationen und Temperungen von Teildosen durchgeführt wird.

## INTERNATIONAL SEARCH REPORT

International application No.  
PCT/EP93/00734

## A. CLASSIFICATION OF SUBJECT MATTER

Int. Cl.<sup>5</sup> : H01L 21/76

According to International Patent Classification (IPC) or to both national classification and IPC

## B. FIELDS SEARCHED

Minimum documentation searched (classification system followed by classification symbols)

Int. Cl.<sup>5</sup> : H01L

Documentation searched other than minimum documentation to the extent that such documents are included in the fields searched

Electronic data base consulted during the international search (name of data base and, where practicable, search terms used)

## C. DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
Y	JOURNAL OF THE ELECTROCHEMICAL SOCIETY Vol. 138, No.1, January 1991, MANCHESTER, NEW HAMPSHIRE US pages 341-347, XP000177334 W.P. MASZARA 'SILICON-ON-INSULATOR BY WAFER BONDING: A REVIEW.' see page 341, left-hand column, paragraph 4 see page 346, left-hand column, paragraph 2	1
Y	US, A, 3 976 511 (IBM) 24 August 1976, see claims 1-4; figures 2A-2E	1
Y	1989 IEEE SOS/SOI TECHNOLOGY CONFERENCE OCTOBER 3-5, 1989 1989, IEEE NEW YORK pages 64-65, XP000167653 A. SÖDERBÄRG 'FABRICATION OF BESOI-MATERIALS USING IMPLANTED NITROGEN AS AN EFFECTIVE ETCH STOP BARRIER' see the whole document	1
A	EP, A, 0 444 943 (SHIN-ETSU HANDOTAI CY LTD) 4 September 1991, see column 3, lines 36-52;	1,2

Further documents are listed in the continuation of Box C.  See patent family annex.

\* Special categories of cited documents:

- "A" document defining the general state of the art which is not considered to be of particular relevance
- "E" earlier document but published on or after the international filing date
- "L" document which may throw doubts on priority claim(s) or which is cited to establish the publication date of another citation or other special reason (as specified)
- "O" document referring to an oral disclosure, use, exhibition or other means
- "P" document published prior to the international filing date but later than the priority date claimed

"T" later document published after the international filing date or priority date and not in conflict with the application but cited to understand the principle or theory underlying the invention

"X" document of particular relevance; the claimed invention cannot be considered novel or cannot be considered to involve an inventive step when the document is taken alone

"Y" document of particular relevance; the claimed invention cannot be considered to involve an inventive step when the document is combined with one or more other such documents, such combination being obvious to a person skilled in the art

"&" document member of the same patent family

Date of the actual completion of the international search  
14 July 1993 (14.07.93)

Date of mailing of the international search report  
29 July 1993 (29.07.93)

Name and mailing address of the ISA/  
European Patent Office

Authorized officer

Faxsimile No.

Telephone No.

## INTERNATIONAL SEARCH REPORT

International application No. PCT/EP93/00734
---

## C (Continuation). DOCUMENTS CONSIDERED TO BE RELEVANT

Category*	Citation of document, with indication, where appropriate, of the relevant passages	Relevant to claim No.
A	claims 1-7; figures 1A-1C  JOURNAL OF APPLIED PHYSICS. Vol. 69, No.9, 1 May 1991, NEW YORK US pages 6656-6664, XP000235687 K. VANHEUSDEN ET AL. 'CHEMICAL ETCH RATES IN HF SOLUTIONS AS A FUNCTION OF THICKNESS OF THERMAL SiO <sub>2</sub> FORMED BY OXYGEN IMPLANTATION.' see page 6657, left-hand column, paragraph 2 - right-hand column, paragraph 1	3, 4
A	PATENT ABSTRACTS OF JAPAN Vol. 016, No.233 (E-1209) 28 May 1992, & JP, A, 40 45 556 (FUJITSU LTD) 14 February 1992, see abstract	1-3
P, X	PATENT ABSTRACTS OF JAPAN Vol. 016, No. 542 (E-1290) 12 November 1992, & JP, A, 42 06 766 (KUSUKAWA KIKUO) 28 July 1992, see abstract	1-3

ANNEX TO THE INTERNATIONAL SEARCH REPORT  
ON INTERNATIONAL PATENT APPLICATION NO.

EP 9300734  
SA 72093

This annex lists the patent family members relating to the patent documents cited in the above-mentioned international search report.  
The members are as contained in the European Patent Office EDP file on  
The European Patent Office is in no way liable for these particulars which are merely given for the purpose of information. 14/07/93

Patent document cited in search report	Publication date	Patent family member(s)		Publication date
US-A-3976511	24-08-76	DE-A-	2626739	20-01-77
		FR-A,B	2316731	28-01-77
		JP-A-	52005286	14-01-77
EP-A-0444943	04-09-91	JP-A-	3250615	08-11-91
		JP-A-	3250617	08-11-91

## INTERNATIONALER RECHERCHENBERICHT

Internationales Aktenzeichen

PCT/EP 93/00734

I. KLASSEKTIKATION DES ANMELDUNGSGEGENSTANDS (bei mehreren Klassifikationsymbolen sind alle anzugeben)<sup>6</sup>

Nach der internationalen Patentklassifikation (IPC) oder nach der nationalen Klassifikation und der IPC

Int.K1. 5 H01L21/76

## II. RECHERCHIERTE SACHGEBiete

Recherchierte Mindestpräfistoff<sup>7</sup>

Klassifikationssystem	Klassifikationsymbole
Int.K1. 5	H01L

Recherchierte nicht zum Mindestpräfistoff gehörende Veröffentlichungen, soweit diese unter die recherchierten Sachgebiete fallen<sup>8</sup>III. EINSCHLAGIGE VERÖFFENTLICHUNGEN<sup>9</sup>

Art. <sup>10</sup>	Kennzeichnung der Veröffentlichung <sup>11</sup> , soweit erforderlich unter Angabe der maßgeblichen Teile <sup>12</sup>	Betr. Anspruch Nr. <sup>13</sup>
Y	JOURNAL OF THE ELECTROCHEMICAL SOCIETY Bd. 138, Nr. 1, Januar 1991, MANCHESTER, NEW HAMPSHIRE US Seiten 341 - 347 , XP000177334 W.P. MASZARA 'SILICON-ON-INSULATOR BY WAFER BONDING: A REVIEW.' siehe Seite 341, linke Spalte, Absatz 4 siehe Seite 346, linke Spalte, Absatz 2 ----	1
Y	US,A,3 976 511 (IBM) 24. August 1976 siehe Ansprüche I-4; Abbildungen 2A-2E ----	1 -/-

<sup>6</sup> Sonstige Kategorien von angegebenen Veröffentlichungen<sup>10</sup>:

- "A" Veröffentlichung, die den allgemeinen Stand der Technik definiert, aber nicht als besonders bedeutsam anzusehen ist
- "E" älteres Dokument, das jedoch erst am oder nach dem internationalen Anmeldedatum veröffentlicht worden ist
- "L" Veröffentlichung, die geeignet ist, einen Prioritätsanspruch zweifelhaft erscheinen zu lassen, oder durch die das Veröffentlichungsdatum einer anderen im Recherchenbericht genannten Veröffentlichung belegt werden soll oder sie aus einem anderen besonderen Grund angegeben ist (wie ausgeführt)
- "O" Veröffentlichung, die sich auf eine mündliche Offenbarung, eine Benutzung, eine Ausstellung oder andere Maßnahmen bezieht
- "P" Veröffentlichung, die vor dem internationalen Anmeldedatum, aber nach dem beanspruchten Prioritätsdatum veröffentlicht worden ist

- "T" Spätere Veröffentlichung, die nach dem internationalen Anmeldedatum oder dem Prioritätsdatum veröffentlicht worden ist und mit der Anmeldung nicht kollidiert, sondern nur zum Verständnis des der Erfindung zugrundeliegenden Prinzips oder der ihr zugrundeliegenden Theorie angegeben ist
- "X" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als neu oder auf erfinderischer Tätigkeit beruhend betrachtet werden
- "Y" Veröffentlichung von besonderer Bedeutung; die beanspruchte Erfindung kann nicht als auf erfinderischer Tätigkeit beruhend betrachtet werden, wenn die Veröffentlichung mit einer oder mehreren anderen Veröffentlichungen dieser Kategorie in Verbindung gebracht wird und diese Verbindung für einen Fachmann naheliegend ist
- "&" Veröffentlichung, die Mitglied derselben Patentfamilie ist

## IV. ERSCHEINIGUNG

Datum des Abschlusses der internationalen Recherche

14. JULI 1993

Absendedatum des internationalen Recherchenberichts

29.07.93

Internationale Recherchenbehörde

EUROPAISCHES PATENTAMT

Unterschrift des bevollmächtigten Bediensteten

VANCRAEYNEST F.H.

III. EINSCHLAGIGE VERÖFFENTLICHUNGEN (Fortsetzung von Blatt 2)		
Art *	Kennzeichnung der Veröffentlichung, soweit erforderlich unter Angabe der maßgeblichen Teile	Betr. Anspruch Nr.
Y	1989 IEEE SOS/SOI TECHNOLOGY CONFERENCE OCTOBER 3-5 , 1989 1989, IEEE NEW-YORK Seiten 64 - 65 , XP000167653 A. SÖDERBÄRG 'FABRICATION OF BESOI-MATERIALS USING IMPLANTED NITROGEN AS AN EFFECTIVE ETCH STOP BARRIER.' siehe das ganze Dokument ----	1
A	EP,A,0 444 943 (SHIN-ETSU HANDOTAI CY LTD) 4. September 1991 siehe Spalte 3, Zeile 36 - Zeile 52; Ansprüche 1-7; Abbildungen 1A-1C ----	1,2
A	JOURNAL OF APPLIED PHYSICS. Bd. 69, Nr. 9, 1. Mai 1991, NEW YORK US Seiten 6656 - 6664 , XP000235687 K. VANHEUSDEN ET AL. 'CHEMICAL ETCH RATES IN HF SOLUTIONS AS A FUNCTION OF THICKNESS OF THERMAL SiO <sub>2</sub> FORMED BY OXYGEN IMPLANTATION.' siehe Seite 6657, linke Spalte, Absatz 2 - rechte Spalte, Absatz 1 ----	3,4
A	PATENT ABSTRACTS OF JAPAN vol. 016, no. 233 (E-1209)28. Mai 1992 & JP,A,40 45 556 ( FUJITSU LTD ) 14. Februar 1992 siehe Zusammenfassung ----	1-3
P,X	PATENT ABSTRACTS OF JAPAN vol. 016, no. 542 (E-1290)12. November 1992 & JP,A,42 06 766 ( KUSUKAWA KIKUO ) 28. Juli 1992 siehe Zusammenfassung ----	1-3

**ANHANG ZUM INTERNATIONALEN RECHERCHENBERICHT  
ÜBER DIE INTERNATIONALE PATENTANMELDUNG NR.**

EP 9300734  
SA 72093

In diesem Anhang sind die Mitglieder der Patentfamilien der im obengenannten internationalen Recherchenbericht angeführten Patentedokumente angegeben.

Die Angaben über die Familienmitglieder entsprechen dem Stand der Datei des Europäischen Patentamts am  
Diese Angaben dienen nur zur Orientierung und erfolgen ohne Gewähr.

14/07/93

Im Recherchenbericht angeführtes Patentedokument	Datum der Veröffentlichung	Mitglied(er) der Patentfamilie	Datum der Veröffentlichung
US-A-3976511	24-08-76	DE-A- 2626739 FR-A, B 2316731 JP-A- 52005286	20-01-77 28-01-77 14-01-77
EP-A-0444943	04-09-91	JP-A- 3250615 JP-A- 3250617	08-11-91 08-11-91